

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2786810号

(45) 発行日 平成10年(1998) 8月13日

(24) 登録日 平成10年(1998) 5月29日

(51) Int.Cl.<sup>8</sup>

G 1 1 B 20/12

20/14

識別記号

3 5 1

F I

G 1 1 B 20/12

20/14

3 5 1 Z

請求項の数 3 (全 10 頁)

(21) 出願番号 特願平6-46010

(22) 出願日 平成6年(1994) 3月16日

(65) 公開番号 特開平7-254231

(43) 公開日 平成7年(1995) 10月3日

審査請求日 平成9年(1997) 1月16日

早期審査対象出願

(73) 特許権者 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(73) 特許権者 000221029

東芝エー・ブイ・イー株式会社

東京都港区新橋3丁目3番9号

(72) 発明者

鍋島 大樹

神奈川県横浜市磯子区新杉田町8番地

株式会社東芝 マルチメディア技術研究  
所内

(72) 発明者

尾崎 直希

東京都港区新橋3丁目3番9号 東芝エ  
ー・ブイ・イー株式会社内

(74) 代理人

弁理士 須山 佐一

審査官 早川 卓哉

最終頁に続く

(54) 【発明の名称】 光ディスクおよびその信号記録装置ならびに信号再生装置

1

(57) 【特許請求の範囲】

【請求項1】 直接変調されたデジタル信号が記録され  
た光ディスクであって、

データが記録される所定ビット長のブロックを複数有す  
る第1の領域と、

前記第1の領域と隣接する領域にあつて、再生装置にお  
いてデータの同期をとるための同期コードと再生装置に  
おいて該記録媒体に記録された信号波形の直流成分を抑  
制するためのキャンセルコードとが互いに隣接し、かつ  
同期コードとキャンセルコードとの合計ビット長が前記  
ブロックのビット長の整数倍となるように記録された第  
2の領域とを具備し、

該光ディスクのセクタ上に前記第1の領域及び前記第2  
の領域が設けられていることを特徴とする光ディスク。

【請求項2】 直接変調されたデジタル信号が記録さ

2

れた光ディスクであつて、データが記録される所定ビッ  
ト長のブロックを複数有する第1の領域と、前記第1の  
領域と隣接する領域にあつて、再生装置においてデータ  
の同期をとるための同期コードと再生装置において該記  
録媒体に記録された信号波形の直流成分を抑制するため  
のキャンセルコードとが互いに隣接し、かつ同期コード  
とキャンセルコードとの合計ビット長が前記ブロックの  
ビット長の整数倍となるように記録された第2の領域を  
具備し、該光ディスクのセクタ上に前記第1の領域及び  
前記第2の領域が設けられている光ディスクの信号記録  
装置であつて、

前記光ディスクに記録する信号波形のDSV (D i g i  
t a l S u m V a l u e) を算出するDSV算出手  
段と、

前記DSV算出手段により算出されたDSVに基づいて

## 3

前記記録波形の直流成分を抑制するためのキャンセルコードを生成するキャンセルコード生成手段と、  
前記光ディスクの第1の領域に前記複数のブロックを記録するとともに、前記キャンセルコード生成手段により生成されたキャンセルコードに基づき、当該キャンセルコード及び同期コードを前記光ディスクの第2の領域に記録する記録手段とを具備することを特徴とする光ディスクの信号記録装置。

【請求項3】 直接変調されたデジタル信号が記録された光ディスクであって、データが記録される所定ビット長のブロックを複数有する第1の領域と、前記第1の領域と隣接する領域にあって、再生装置においてデータの同期をとるための同期コードと再生装置において該記録媒体に記録された信号波形の直流成分を抑制するためのキャンセルコードとが互いに隣接し、かつ同期コードとキャンセルコードとの合計ビット長が前記ブロックのビット長の整数倍となるように記録された第2の領域を具備し、該光ディスクのセクタ上に前記第1の領域及び前記第2の領域が設けられている光ディスクの信号再生装置であって、

前記光ディスクから信号を読み出す読み出し手段と、  
前記読み出し手段により読み出された信号から、前記第2の領域に含まれる特定のパターンを、データの同期をとるための有為な同期コードとして検出する同期コード検出手段とを具備することを特徴とする光ディスクの信号再生装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、光ディスクおよびその信号記録装置ならびに信号再生装置に関する。

【0002】

【従来の技術】光ディスク等の記録媒体にデジタルデータの高密度記録を行おうとした場合、限られたビット長の中に多くのデータを記録することができるよう最小符号反転間隔 $T_{min}$ の大きい変調を行う必要がある。

【0003】そこで近年、最小符号反転間隔 $T_{min}$ の大きい変調方式として4-9変調方式が提案されている。この4-9変調方式については、例えば特願平5-76692号等にその詳細な内容が記載されている。この4-9変調は、4ビットのデータを9ビットに変換する方式であり、最小符号反転間隔 $T_{min}$ は4T（T：ビット間隔）、最大符号反転間隔 $T_{max}$ は18Tである。

【0004】図15は4-9変調のためのコード変換テーブルの構成を示す図である。同図において、 $D_n$ は入力する2進データ列を4ビット毎に区切り、16進法でhex表示したものである。 $T_n$ は入力 $D_n$ を9ビットに変換した2進のビットパターンである。 $T_n$ ではビット“1”とビット“1”との間に少なくともビット“0”が3個以上存在するものだけを選定している。ここで、 $D_n$ によっては次に続くデータ（ $D_{n+1}$ ）との兼ね

## 4

合いから2～3種類の $T_n$ パターンが用意され、 $D_{n+1}$ の値に応じて $T_n$ パターンが決定される。例えば、 $D_n = 5$ では、 $T_n$ に“000000100”と“000010001”の2種類があり、 $D_{n+1}$ が（6，7，8，D，F）の場合は“000010001”が選択され、それ以外の場合は“000000100”が選択される。 $T_n$ として“000010001”が選択された場合は、 $D_{n+1}$ さらに $D_{n+1}$ によってはそれに続く $D_{n+2}$ も図中Case（1）に示すテーブルに従う。具体的な例で示すと、Dが5→6→7の場合、“000010001”“000000000”“100001000”が変換結果として得られる。

【0005】記録媒体への信号記録は、この4-9変調符号をさらにNRZI（Non-Return to Zero IBN）変調して行われる。

【0006】このような記録媒体を再生する場合、データをバイト単位で抽出するために必要な同期コード（以下、SYNCと呼ぶ）を記録媒体に規則性を持って挿入しておく必要がある。このSYNCとしては、通常、データ部分には現れないような特定のパターンが用いられる。

【0007】また、4-9変調のような変調方式ではNRZI変調した信号に直流（DC）成分が含まれてしまう。そこで、この直流成分を抑制するためDCキャンセルコード（DCC）をデータ部分に付加している。

【0008】図16は従来の光ディスクのセクタの構成、図17は図16中のデータ部の構成をそれぞれ示す図である。これらの図に示すように、セクタはアドレス部1とDATA/ECC部2とからなる。また、少なくともDATA/ECC部2には前述したSYNC3及びDCC4が規則性を持って挿入されている。DATA/ECC部2は所定ビット長のブロックを単位として、複数のブロックから構成されている。

【0009】図18は図17に示したSYNC3及びDCC4の位置関係及びその信号長を示した図である。同図に示すように、SYNC3とDCC4はその間にデータを挟んで配置される。SYNC3の信号長は36ビット、DCC4の信号長は9ビットである。

【0010】ところで、DCC4はディスクへの記録信号波形の直流成分を抑制するための不可欠なコードではあるものの、DATA/ECC部2においてデータを記録できる領域はその分削減されてしまうことになる。このことは記録媒体の高密度記録を実現する上で不利と言える。

【0011】

【発明が解決しようとする課題】このように、従来の光ディスク等のセクタフォーマットにおいて、同期コードとキャンセルコードとはそれぞれ独立分散して配置されており、データ部以外の冗長部分が大きなものとなっている。したがって、この大きな冗長部分によって記録媒体に記録できるデータ量は制限される宿命にある。

5

【0012】本発明はこのような課題を解決するためのもので、同期コード及びキャンセルコードからなる冗長部分の短縮化を実現して、記録可能なデータ量の増大化、記録密度の向上を図ることのできる光ディスクおよびその信号記録装置ならびに信号再生装置の提供を目的としている。

【0013】また本発明は、キャンセルコードの機能を損なうことなく、同期コード及びキャンセルコードの冗長部分の短縮化を実現することのできる光ディスクおよびその信号記録装置ならびに信号再生装置の提供を目的としている。

【0014】さらに本発明は、再生時の同期をより確実にとれ、信号再生の信頼性向上を図ることのできる光ディスクおよびその信号記録装置ならびに信号再生装置の提供を目的としている。

【0015】

【課題を解決するための手段】請求項1記載に係る本願発明では、直接変調されたデジタル信号が記録された光ディスクであって、データが記録される所定ビット長のブロックを複数有する第1の領域と、前記第1の領域と隣接する領域にあって、再生装置においてデータの同期をとるための同期コードと再生装置において該記録媒体に記録された信号波形の直流成分を抑制するためのキャンセルコードとが互いに隣接し、かつ同期コードとキャンセルコードとの合計ビット長が前記ブロックのビット長の整数倍となるように記録された第2の領域とを具備し、該光ディスクのセクタ上に前記第1の領域及び前記第2の領域が設けられていることを特徴とする、光ディスクが提供される。また、請求項2記載に係る本願発明では、データが記録される所定ビット長のブロックを複数有する第1の領域と、データの同期をとるための同期コードと記録媒体に記録される信号波形の直流成分を抑制するためのキャンセルコードとが互いに隣接し、かつ同期コードとキャンセルコードとの合計ビット長が前記ブロックのビット長の整数倍となるように記録された第2の領域を具備し、該光ディスクのセクタ上に前記第1の領域及び前記第2の領域が設けられている光ディスクの信号記録装置であって、前記光ディスクに記録する信号波形のDSV (Digital Sum Value) を算出するDSV算出手段と、前記DSV算出手段により算出されたDSVに基づいて前記記録波形の直流成分を抑制するためのキャンセルコードを生成するキャンセルコード生成手段と、前記光ディスクの第1の領域に前記複数のブロックを記録するとともに、前記キャンセルコード生成手段により生成されたキャンセルコードに基づき、当該キャンセルコード及び同期コードを前記光ディスクの第2の領域に記録する記録手段とを具備することを特徴とする、光ディスクの信号記録装置が提供される。さらに、請求項3記載に係る本願発明では、データが記録される所定ビット長のブロックを複数有する

6

第1の領域と、データの同期をとるための同期コードと記録媒体に記録される信号波形の直流成分を抑制するためのキャンセルコードとが互いに隣接し、かつ同期コードとキャンセルコードとの合計ビット長が前記ブロックのビット長の整数倍となるように記録された第2の領域を具備し、該光ディスクのセクタ上に前記第1の領域及び前記第2の領域が設けられている光ディスクの信号再生装置であって、前記光ディスクから信号を読み出す読み出し手段と、前記読み出し手段により読み出された信号から、前記第2の領域に含まれる特定のパターンを、データの同期をとるための有為な同期コードとして検出する同期コード検出手段とを具備することを特徴とする、光ディスクの信号再生装置が提供される。

【0016】

【0017】

【0018】

【0019】

【0020】

【0021】

【作用】すなわち、本発明は、同期コードとキャンセルコードとを互いに隣接して記録媒体に記録しておき、再生時には、同期コード及びキャンセルコードの連続パターンに含まれる特定のパターンを、データの同期をとるための有為な同期コードとして検出するので、検出の対象となる同期コードのビット長を縮めることなく、しかもキャンセルコードの機能を損なうことなく、記録媒体に記録可能なデータ量を増大して記録密度の向上を図ることができる。

【0022】また本発明は、キャンセルコードに同期コードの一部を含めて記録媒体に記録しておき、再生時には、同期コード及びキャンセルコードの連続パターンに含まれる特定のパターンを、データの同期をとるための有為な同期コードとして検出するので、検出の対象となる同期コードのビット長を縮めることなく、しかもキャンセルコードの機能を損なうことなく、記録媒体に記録可能なデータ量を増大して記録密度の向上を図ることができる。

【0023】さらに、本発明は、キャンセルコードの一部または全体を同期検出の対象に含めることで、再生時の同期をより確実にとれ、信号再生の信頼性向上を図ることができる。

【0024】

【実施例】以下、本発明の実施例を図面に基づいて説明する。

【0025】図1は本発明に係る一実施例の光ディスクの、セクタフォーマットにおけるDATA/ECC部の構成を示す図、図2は図1のDATA/ECC部におけるSYNC (同期コード) とDCC (直流キャンセルコード) との位置関係及びその信号長を示した図である。

【0026】これらの図に示すように、DATA/EC

## 7

C部の各フレームの先頭部分にはSYNC13及びDCC14が互いに隣接して配置されている。すなわち、フレームの先端にDCC14が配置され、これに続いてSYNC13が配置されている。ここで、SYNC13の信号長は27ビット、DCC14の信号長は9ビットであり、計36ビットである。図3にSYNC13及びDCC14のパターンを示す。ここで“\*”の部分には“0”または“1”の値が入る。SYNC13及びDCC14は共にデータ部分には存在しないパターンつまり4-9変調符号には存在しない特定のパターンを用いて表現される。したがって、これらSYNC13及びDCC14の連続パターンは、その全体を1まとまりのSYNCパターンとして扱うことが可能である。なお、この例ではデータ部分には存在しないパターンとして、符号反転間隔が17T-4T-4T-6Tと続くパターンを採用している。

【0027】このように本実施例の光ディスクは、SYNC13+DCC14の連続パターンを1まとまりのSYNCパターンとして扱うことができるので、SYNC13単独の信号長を従来と比べDCC14の信号長分だけ短くすることができる。したがって、その分、DATA/ECC部に記録できるデータ量を増やすことができ、DCC14の機能も損うことなく記録密度の向上に寄与できる。

【0028】次に上述したSYNC13及びDCC14の連続パターンを記録媒体に記録する信号記録装置について説明する。

【0029】図4はこの信号記録装置の構成を示すブロック図である。同図に示すように、この信号記録装置は、データ変調部41、DSV算出部42、DCC決定部43、セクタ構成部44、NRZI変調部45及び信号記録部46からなる。

【0030】データ変調部41は、入力したデータに対して4-9変調を行う。4-9変調信号はDSV算出部42に出力されると共にセクタ構成部44に出力される。DSV算出部42は入力した4-9変調信号からDSV (Digital Sum Value) を求めDCC決定部43に出力する。DCC決定部43は入力したDSVからDCCを決定する。ここで、DSVはブロック (例えば図1のD1~D10, D11~D20, D21~D30) 毎に求められ、その都度DCCの決定がなされる。例えば、図5に示すように、2種類のDCCの値 (“010001000” と “000001000”) を適用した場合を仮定し、各場合についてのDSVの計算を行う。そして各DSVの絶対値を比較して絶対値の小さい方のDCCを記録すべきDCC14として決定する。決定したDCC14はセクタ構成部44によってSYNC13と共に記録データに付加される。これにより図1に示したセクタフォーマットが構成される。その後、DCC14、SYNC13及び記録データからなる4-9変調信号は、NRZI変調部45

## 8

にてNRZI変調され、信号記録部46によって記録媒体 (光ディスク) Dに記録される。

【0031】次にこの記録媒体から信号を読み取り再生する装置について説明する。

【0032】図6はこの信号再生装置の構成を示すブロック図である。同図に示すように、この信号再生装置は、信号読み取り部61、NRZI復調部62、セクタ解体部63、周期コード抽出部64、データ同期部65及びデータ復調部66からなる。信号読み取り部61は記録媒体Dに記録された信号を読み取り、その信号をNRZI復調部62に送る。NRZI復調部62は読み取り信号のNRZI復調を行い、その復調信号である4-9変調信号をセクタ解体部63に出力する。セクタ解体部63は、セクタフォーマットを構成している4-9変調信号からデータ部を取り出しデータ復調部66に送る。一方、周期コード抽出部64は、4-9変調信号からDCC14+SYNC13を抽出してデータ同期部65に出力する。データ同期部65は、後述するSYNC検出回路を含んで構成され、DCC14+SYNC13から、RLI復調時にデータの同期をとるための有為なSYNCパターンの検出を行う。そしてデータ同期部65はこのSYNCパターンの検出結果を基に、データ復調部66にて復調するデータをバイト単位で抽出するタイミングを生成する。データ復調部66はこのタイミングに従ってバイト単位で4-9復調を行い、再生データを得る。

【0033】図7は上記SYNC検出回路の構成例を示す図である。このSYNC検出回路は、シフトレジスタといくつかの論理ゲートとの組合わせによって構成される。すなわち、このSYNC検出回路では、NRZI復調後のシリアルデータをビットクロック毎に順次、入力して行き、入力パターンが上記有為なSYNCパターンと一致する場合にSYNC検出信号を出力する構造となっている。

【0034】図8乃至図13に示される(a)から(j')はそれぞれ上記有為なSYNCパターンである検出ビットの例を示している。ここで、各図中の上段のビット列はDCC+SYNCの全36ビットを示し、下段のビット列はDCC+SYNCの全ビットからどの部分が有為なSYNCパターンの検出ビットであるかを示している。例えば(a)に示す例では、DCC+SYNCの計36ビットのうち、上位及び下位の各5ビットを除いた26ビットを有為なSYNCパターンの検出ビットとしている。この26ビットのパターンは、その先端のビットがDCCの値の変化点にあたること、さらに終端のビットが、符号反転間隔が17T-4T-4T-6Tと続く (データ部分には存在しない) パターンの6T部分の先端ビットにあたることから、パターン比較を行うのに最低限必要なビット数である。また、図13の(j')は、DCC+SYNCの全ビットを有為なSY

9

NCパターンの検出ビットとしたものである。要するに、有為なSYNCパターンとしては、(a)に示す最小ビット数のものから、図13の(j')に示すDCC+SYNCの全ビットのものまでの間で任意に選択することができる。

【0035】ところで、本実施例において、DCC14はフレーム中のSYNC13を含む先頭ブロックに配置されると共に、この先頭ブロック以外の各ブロックの先頭にもそれぞれ付加配置されている。従来、DCCは信号記録時に直流成分を抑制するためだけに付加され、再生時にはいわば不要な情報である。これに対し、本実施例では、DCC14を先頭ブロック以外の各ブロックの先頭にも配置することで、これらブロック間のDCC14をSYNC13間においてデータ同期をとるための補助的な情報として用いることができる。

【0036】これにより、例えば、バーストエラーの発生によりSYNC13が検出できず同期がはずれた場合でも、ブロック間のDCC14の検出を通じて同期をとることができ、SYNCパターンだけを用いて同期をとる場合に比べて同期回復時間を短縮することができる。同期回復時間を短縮できれば、それだけ救われるデータ数も多くなり、信頼性を向上できる。

【0037】また、SYNCパターンだけの場合は、エラー訂正の範囲を越えて訂正不能となる場合があるが、ブロック間に配置したDCC14を用いてデータ同期をとるようにすればエラー訂正範囲に収まる割合が増え、訂正不能の事態を大幅に回避でき、エラー訂正側の負担を軽減できる。

【0038】なお、本実施例では、SYNC13+DCC14の連続パターンの中に含まれる有為なSYNCパターンの検出によって同期をとる構成としたが、図14に示すように、SYNCパターンの検出だけではなくDCC14のパターン検出を行って同期をとるような構成にしてもよい。すなわち、図14において、81はSYNCパターン検出部であり、上述したSYNC検出回路と同様に、SYNC13+DCC14の連続パターンの中に含まれる有為なSYNCパターンの検出を行って検出信号をANDゲート82に出力する。83はDCC14のパターンを検出するDCCパターン検出部であり、DCC14のパターンのみを検出して検出信号をANDゲート82に出力する。したがって、この構成では、SYNCパターン及びDCC14のパターンが共に検出されてはじめてSYNC検出が達成される。よって、SYNC検出の精度が向上して同期の信頼性を高めることができる。

【0039】なお、前記実施例では、SYNCパターンに符号反転間隔17Tを含んだものを用いたが、18Tを含むものを用いてもよい。

【0040】また、前記実施例では、4-9変調を用いた場合について述べたが、セクタのフォーマットにSY

10

NC13及びDCC14を含むものであれば、様々な変調方式、例えば他のRLL (Run Length Limited) 変調方式、その他にも本発明は適用可能である。

【0041】さらに、前記実施例では、フレームの先端にDCC14を配置し、これに続いてSYNC13を配置したが、逆にフレームの先端にSYNC13を配置し、これに続いてDCC14を配置してもよい。

【0042】

【発明の効果】以上説明したように本発明の光ディスクおよびその信号記録装置ならびに信号再生装置によれば、検出の対象となる同期パターンのビット長を縮めることなく、しかもキャンセルコードの機能を損なうことなく、記録媒体に記録可能なデータ量を増大させることができる。また、キャンセルコードの一部または全体を検出の対象となる同期パターンに含めることで、再生時の同期をより確実にとれ、信号再生の信頼性向上を図ることができる。

【図面の簡単な説明】

【図1】本発明に係る一実施例の光ディスクの、セクタフォーマットにおけるDATA/ECC部の構成を示す図である。

【図2】図1のDATA/ECC部におけるSYNCとDCCとの位置関係及びその信号長を示した図である。

【図3】SYNC及びDCCのパターンを示す図である。

【図4】信号記録装置の構成を示すブロック図である。

【図5】DSVの計算方法及びDCCの決定方法を説明するための図である。

【図6】信号再生装置の構成を示すブロック図である。

【図7】SYNC検出回路の構成を示すブロック図である。

【図8】SYNCパターンの検出ビットの例を示す図である。

【図9】その他のSYNCパターンの検出ビットの例を示す図である。

【図10】さらにその他のSYNCパターンの検出ビットの例を示す図である。

【図11】さらにその他のSYNCパターンの検出ビットの例を示す図である。

【図12】さらにその他のSYNCパターンの検出ビットの例を示す図である。

【図13】さらにその他のSYNCパターンの検出ビットの例を示す図である。

【図14】他の実施例の同期パターン検出部の構成を示すブロック図である。

【図15】4-9変調のためのコード変換テーブルの構成を示す図である。

【図16】従来の光ディスクのセクタの構成を示す図である。

【図17】図16におけるデータ部の構成を示す図であ

11

る。

【図18】図17に示したSYNC及びDCCの位置関係及びその信号長を示した図である。

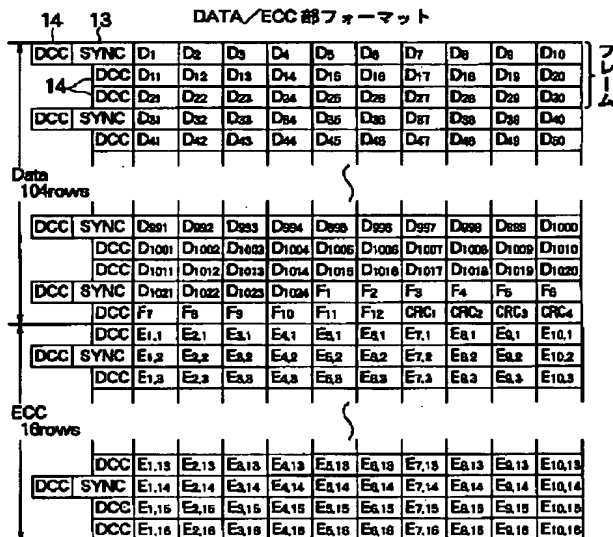
【符号の説明】

13…SYNC、14…DCC、41…データ変調部、

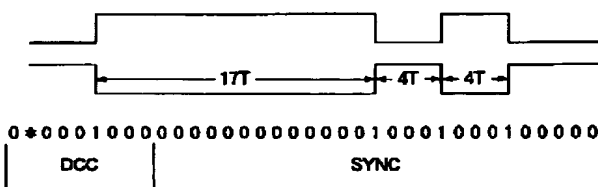
12

\*42…DSV算出部、43…DCC決定部、44…セクタ構成部、45…NRZI変調部、46…信号記録部、61…信号読み取り部、62…NRZI復調部、63…セクタ解体部、64…周期コード抽出部、65…データ同期部、66…データ復調部。

【図1】

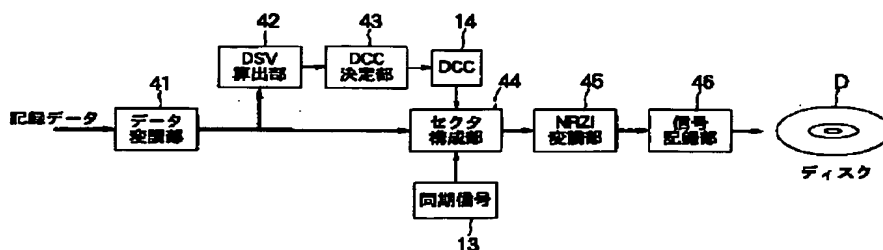


【図3】

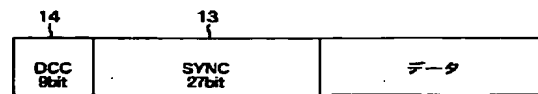


SYNC, DCC 部のパターン例

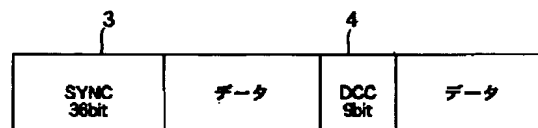
【図4】



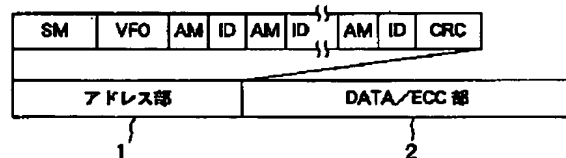
【図2】



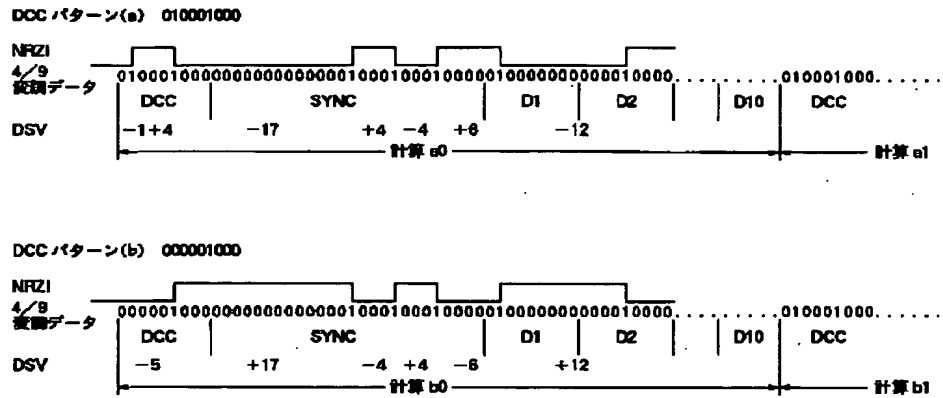
【図18】



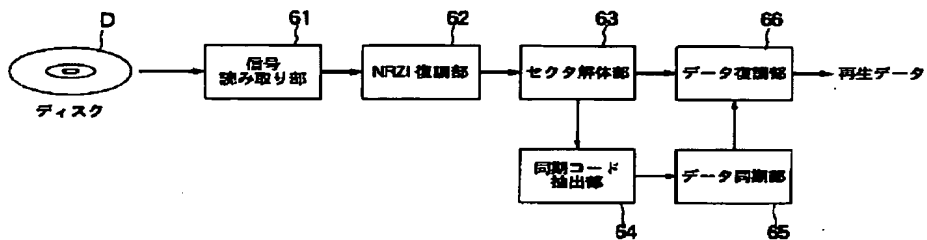
【図16】



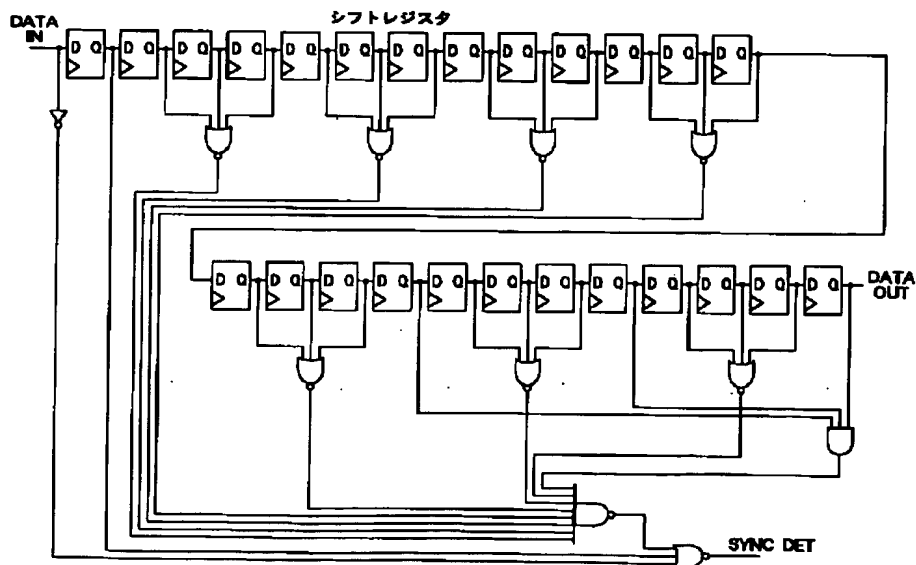
【図 5】



【図 6】



【図 7】



【図 8】

0\*00010000000000000000000010001000100000  
100000000000000000000000100010001

(a)

0\*00010000000000000000000010001000100000  
010000000000000000000000100010001

(b)

0\*00010000000000000000000010001000100000  
001000000000000000000000100010001

(c)

0\*00010000000000000000000010001000100000  
000100000000000000000000100010001

(d)

0\*00010000000000000000000010001000100000  
\*000100000000000000000000100010001

(e)

0\*00010000000000000000000010001000100000  
0\*000100000000000000000000100010001

(f)

【図 9】

0\*00010000000000000000000010001000100000  
1000000000000000000000001000100010

(g)

0\*00010000000000000000000010001000100000  
0100000000000000000000001000100010

(h)

0\*00010000000000000000000010001000100000  
0010000000000000000000001000100010

(i)

0\*00010000000000000000000010001000100000  
0001000000000000000000001000100010

(j)

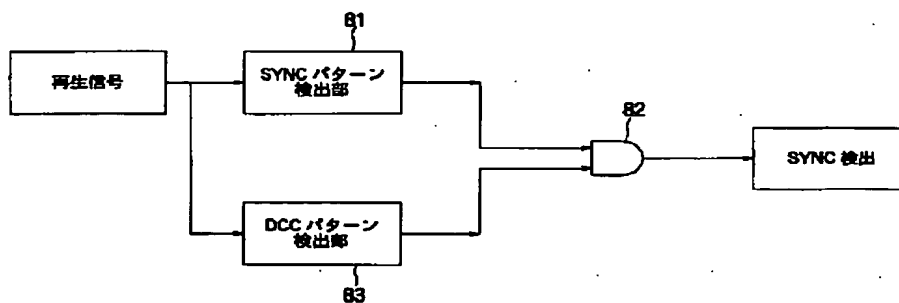
0\*00010000000000000000000010001000100000  
\*0001000000000000000000001000100010

(k)

0\*00010000000000000000000010001000100000  
0\*0001000000000000000000001000100010

(l)

【図 14】





【例 1 1】

0\*0001000000000000000000010001000100000  
100000000000000000000001000100010000

(a)

```

0+00010000000000000000000010001000100000
  010000000000000000000000100010001000

```

(t)

0\*0001000000000000000000010001000100000  
00100000000000000000000100010001000

(u)

0\*00010000000000000000000010001000100000  
000100000000000000000000100010001000

**{v}**

0\*00010000000000000000000010001000100000  
\*000100000000000000000000100010001000

(\*)

0\*00010000000000000000000010001000100000  
0\*000100000000000000000000100010001000

(x)

【图 17】

Case (1)				
Dn+1	Tn+1	Dn+2	Tn+2	
8	000000000	F	100000000	
		0	010000000	
		1	001000000	
		2	000100000	
		3	000010000	
		4	000001000	
		5	100010000	
		6	100001000	
		7	010001000	
		9	010000100	
	DCC, EM			
	000100010	B	001000000	
		C	000100000	
		D	000010000	
		E	000001000	
000010001		5	000100000	
	6	000010000		
	A	000001000		
	7	000000100	0	010000000
			1	001000000
2			000100000	
3			000010000	

Case (2)

0	00010000
9	000010000
A	000001000

DATA/ECC部フォーマット

3	{	D <sub>1</sub>	D <sub>2</sub>	D <sub>3</sub>	D <sub>4</sub>	D <sub>5</sub>	DCC	D <sub>6</sub>	D <sub>7</sub>	D <sub>8</sub>	D <sub>9</sub>	D <sub>10</sub>
		D <sub>11</sub>	D <sub>12</sub>	D <sub>13</sub>	D <sub>14</sub>	D <sub>15</sub>	DCC	D <sub>16</sub>	D <sub>17</sub>	D <sub>18</sub>	D <sub>19</sub>	D <sub>20</sub>
3	{	D <sub>21</sub>	D <sub>22</sub>	D <sub>23</sub>	D <sub>24</sub>	D <sub>25</sub>	DCC	D <sub>26</sub>	D <sub>27</sub>	D <sub>28</sub>	D <sub>29</sub>	D <sub>30</sub>
		D <sub>31</sub>	D <sub>32</sub>	D <sub>33</sub>	D <sub>34</sub>	D <sub>35</sub>	DCC	D <sub>36</sub>	D <sub>37</sub>	D <sub>38</sub>	D <sub>39</sub>	D <sub>40</sub>
3	{	D <sub>41</sub>	D <sub>42</sub>	D <sub>43</sub>	D <sub>44</sub>	D <sub>45</sub>	DCC	D <sub>46</sub>	D <sub>47</sub>	D <sub>48</sub>	D <sub>49</sub>	D <sub>50</sub>

DATA  
104rows

{	SYNC	D <sub>501</sub>	D <sub>502</sub>	D <sub>503</sub>	D <sub>504</sub>	D <sub>505</sub>	DCC	D <sub>506</sub>	D <sub>507</sub>	D <sub>508</sub>	D <sub>509</sub>	D <sub>5100</sub>
		D <sub>1001</sub>	D <sub>1002</sub>	D <sub>1003</sub>	D <sub>1004</sub>	D <sub>5055</sub>	DCC	D <sub>1006</sub>	D <sub>1007</sub>	D <sub>1008</sub>	D <sub>1009</sub>	D <sub>1010</sub>
{	SYNC	D <sub>1011</sub>	D <sub>1012</sub>	D <sub>1013</sub>	D <sub>1014</sub>	D <sub>5015</sub>	DCC	D <sub>1016</sub>	D <sub>1017</sub>	D <sub>1018</sub>	D <sub>1019</sub>	D <sub>1020</sub>
		D <sub>1021</sub>	D <sub>1022</sub>	D <sub>1023</sub>	D <sub>1024</sub>	F <sub>1</sub>	DCC	F <sub>2</sub>	F <sub>3</sub>	F <sub>4</sub>	F <sub>5</sub>	F <sub>6</sub>
{	SYNC	F <sub>7</sub>	F <sub>8</sub>	F <sub>9</sub>	F <sub>10</sub>	F <sub>11</sub>	DCC	F <sub>12</sub>	CRC <sub>1</sub>	CRC <sub>2</sub>	CRC <sub>3</sub>	CRC <sub>4</sub>
		E <sub>1,1</sub>	E <sub>2,1</sub>	E <sub>3,1</sub>	E <sub>4,1</sub>	E <sub>5,1</sub>	DCC	E <sub>6,1</sub>	E <sub>7,1</sub>	E <sub>8,1</sub>	E <sub>9,1</sub>	E <sub>10,1</sub>
{	SYNC	E <sub>1,2</sub>	E <sub>2,2</sub>	E <sub>3,2</sub>	E <sub>4,2</sub>	E <sub>5,2</sub>	DCC	E <sub>6,2</sub>	E <sub>7,2</sub>	E <sub>8,2</sub>	E <sub>9,2</sub>	E <sub>10,2</sub>
		E <sub>1,3</sub>	E <sub>2,3</sub>	E <sub>3,3</sub>	E <sub>4,3</sub>	E <sub>5,3</sub>	DCC	E <sub>6,3</sub>	E <sub>7,3</sub>	E <sub>8,3</sub>	E <sub>9,3</sub>	E <sub>10,3</sub>

ECC  
16rows

{	SYNC	E <sub>1,15</sub>	E <sub>2,15</sub>	E <sub>3,15</sub>	E <sub>4,15</sub>	E <sub>5,15</sub>	DCC	E <sub>6,15</sub>	E <sub>7,15</sub>	E <sub>8,15</sub>	E <sub>9,15</sub>	E <sub>10,15</sub>
		E <sub>1,14</sub>	E <sub>2,14</sub>	E <sub>3,14</sub>	E <sub>4,14</sub>	E <sub>5,14</sub>	DCC	E <sub>6,14</sub>	E <sub>7,14</sub>	E <sub>8,14</sub>	E <sub>9,14</sub>	E <sub>10,14</sub>
{	SYNC	E <sub>1,16</sub>	E <sub>2,16</sub>	E <sub>3,16</sub>	E <sub>4,16</sub>	E <sub>5,16</sub>	DCC	E <sub>6,16</sub>	E <sub>7,16</sub>	E <sub>8,16</sub>	E <sub>9,16</sub>	E <sub>10,16</sub>
		E <sub>1,18</sub>	E <sub>2,18</sub>	E <sub>3,18</sub>	E <sub>4,18</sub>	E <sub>5,18</sub>	DCC	E <sub>6,18</sub>	E <sub>7,18</sub>	E <sub>8,18</sub>	E <sub>9,18</sub>	E <sub>10,18</sub>

【図 13】

( 3 ' )

(58) 調査した分野(Int. Cl. 6, DB名)	
G11B 20/10 - 20/14	351